

## 1 Tutoriales

### 1.1 Introducción a los sistemas embebidos

#### **Estado actual de los microcontroladores de 32 bits Cortex**

Marcelo Romeo (UNSAM, UTN FRBA)

ARM revolucionó el mercado de los sistemas embebidos introduciendo comercialmente los microcontroladores de 32 bits a principios del siglo. Posteriormente con la introducción de la familia Cortex, cambió el concepto de teléfono celular y permitió que los sistemas de propósito general pudieran ejecutar sistemas operativos en tiempo real. Cortex M7 permitió hacer procesamiento de señales en tiempo real en aplicaciones de IoT y la aparición de la arquitectura ARMv8 incorporó las subfamilias M23 y M33 con mejoras en performance frente Cortex M0, M3 y M4 así como abren nuevos rumbos en el tema de seguridad y bajo consumo. En este tutorial se presentarán las nuevas familias, su comparación con las anteriores y las perspectivas que se abren con su empleo.

#### **Arquitectura de Hardware de la EduCIAA NXP**

Facundo Larosa (UTN FRH)

Presentación del diseño de hardware de la EduCIAA NXP. Arquitectura del microcontrolador LPC4337 (basado en Cortex M4F). Características principales. Comparación con otros dispositivos de la misma y otras familias.

#### **Conectividad entre circuitos integrados de embebidos: SPI e I2C**

Pablo Gomez (FIUBA)

SPI: Características generales y dispositivos que lo utilizan. Topologías con esclavos múltiples. Polaridad y fase del reloj. Ventajas y desventajas de su uso. I2C: Descripción general, aplicaciones. Comparación con otros protocolos. Arquitectura del hardware. Direccionamiento. Arbitraje. Ejemplo práctico de comunicación con el MPU9250 (acelerómetro, magnetómetro, giróscopo).

#### **Conectividad entre periféricos embebidos: USB device**

Pablo Gomez (FIUBA)

Descripción general, aplicaciones, historia. Topología física y lógica. Arquitectura del hardware, conectores. Velocidades. Características de la comunicación. Tipos de transferencias. Descriptores. Integrados USB: FT232. Ejemplos prácticos de dispositivo HID, puerto serie virtual y lector de pendrive con LPC4337.

#### **Introducción a la placa Intel Galileo**

Gonzalo Perez Paina y Diego Gonzalez Dondo (CIII, UTN FRC)

Se presentan una descripción de la placa (SBC) Intel Galileo y cómo programar los periféricos utilizando el enfoque Arduino y Linux. Se describe además el Linux embebido (SPI y SD) y cómo se comunica el mismo con la PC host (telnet, ssh, etc.)

#### **Microcontroladores $\ll= 2$**

Sergio Caprile (CIKA, LINETEC)

Análisis de las características fundamentales y arquitectura interna de Cortex-M, utilización, herramientas de desarrollo. Lo necesario para comprender y poder utilizar cualquier micro basado en estos cores.

#### **Comunicación de aplicaciones mediante TCP/IP utilizando microcontroladores (blue's)**

Sergio Caprile (CIKA, LINETEC)

Análisis de las tribulaciones y lamentos (a modo preemptive) con que se encuentra el desarrollador no asociado a una empresa multinacional a la hora de realizar un desarrollo de un sistema dedicado con comunicación TCP/IP utilizando (Fast) Ethernet y/o Wi-Fi.

## **Diseño de circuitos integrados analógicos y digitales para sistemas de comunicaciones**

Benjamin Reyes y Ariel Pola (Fundación Fulgor, ClariPhy / Inphi Argentina SA)

La nueva generación de sistemas de comunicaciones digitales demandan la integración de los flujos de diseño analógico y digital para desarrollar sistemas eficientes. El propósito del tutorial es introducir al los participantes a ambos flujos de diseño, basándonos en la FPGA como plataforma de verificación e implementación de un circuito integrado diseñado con flujo analógico. En primer lugar se mostrarán ejemplos concretos de implementación de algoritmos de DSP en FPGA. En segundo lugar se describirá el flujo de diseño analógico en base al diseño de un conversor analógico digital de tiempo entrelazado. Finalmente, se mostrará la interacción entre ambos campos a través de la implementación en FPGA de una plataforma de verificación de un ADC de 3.2GS/s y 8 bits de resolución.

## **1.2 RTOS, Sistemas Operativos de Tiempo Real**

### **Real-Time Operating System (RTOS)**

Mg. Ing. Carlos Centeno (GinTEA, UTN FRC)

Tipos de RTOS. Definición de Tareas. Asignación de Prioridades. Definición de Objetos para Sincronización. Requerimientos Mínimos para trabajar.

## **1.3 FPGAs, HDLs y ASICs**

### **Introducción a SOC en FPGA con VIVADO**

Pablo Cayuela (LTDI, UTN FRC)

Se realizará la demostración de cómo embeber un CPU Microblaze dentro de una arquitectura de FPGA Artix7 de Xilinx más un ejemplo trivial de uso de un programa en C para ese CPU.

### **Manipulación Funciones Trigonométricas en Dispositivos Digitales de Alta Velocidad - Algoritmo CORDIC**

Mariano Lizarraga (LCD, UNC)

En la ingeniería de sistemas digitales de altas prestaciones frecuentemente aparece la necesidad de manipular funciones trigonométricas tales como  $\sin(x)$ ,  $\tan(x)$ , etc. Sistemas de comunicaciones digitales, o sistemas de análisis del factor de potencia en redes de distribución de energía, son claros ejemplos de esto. Este seminario aborda este desafío recurriendo al algoritmo CORDIC y planteando características beneficiosas para su implementación en microprocesadores o dispositivos FPGA (field-programmable gate array). Se analizan arquitecturas RTL (register-transfer level) para implementar el algoritmo y alternativas prácticas para obtener descripciones HDL (hardware description language) partiendo desde descripciones dadas mediante lenguajes de alto nivel. Por su parte, se compara esta estrategia con una implementación directamente en software describiendo el flujo de diseño para embeber un microprocesador LEROS utilizado como soporte del algoritmo, en una arquitectura para FPGA.

### **Moduladores Sigma-Delta de tiempo continuo para conversores A/D de alta resolución, bajo consumo y baja tensión de alimentación**

Walter Lancioni (UCC)

En las últimas décadas, la utilización de modulares Sigma-Delta para la construcción de conversores analógico digital ha permitido realizar un avance significativo en la fabricación de dispositivos electrónicos de altas prestaciones. El alcance de dicho progreso también ha impactado a tecnología de consumo masivo, incluyendo a los dispositivos móviles. La preferencia por este tipo de arquitectura se debe a que el modulador es un circuito extremadamente robusto. Utiliza uno o varios integradores analógicos inmersos en lazos de realimentación y es insensible a los parámetros del proceso de la tecnología utilizada. Los moduladores Sigma-Delta que emplean arquitecturas "Feedforward" reducen los rangos de las señales de entrada y salida de los integradores. Estos son utilizados para la implementación de conversores A/D sobre-muestreados de alta resolución. Dichas arquitecturas fueron implementadas en tiempo discreto utilizando capacitores conmutados. Si las mismas se implementan en tiempo continuo, se pueden obtener buenos resultados en términos de consumo y prestaciones. La siguiente presentación propone el estudio de moduladores Sigma-Delta de orden superior, estables y combinado con arquitecturas en cascada "Feedforward". La implementación será en tiempo continuo utilizando técnicas de Gm-C para su integración en SoC (System On Chip) de dispositivos móviles donde el bajo consumo y la baja tensión de alimentación son primordiales.

### **Metodología de desarrollo de codiseño de hardware y software en Sistem on Chip Zynq e interfaces de audio digital para el procesamiento embebido de audio en tiempo real: aplicaciones en metrología, robótica y audiolgía**

Valentín Lunati (CINTRA UTN FRC, UA CONICET)

En este tutorial se va a presentar una metodología de diseño de sistemas embebidos para el procesamiento en tiempo real de señales de audio multicanal utilizando System on Chip (SoC) Zynq de Xilinx. El SoC Zynq es un dispositivo programable que integra un procesador de dos núcleos ARM Cortex A9 y un FPGA de la familia Artix 7. Utilizando estos dispositivos es posible obtener sistemas embebidos con una gran versatilidad tanto en su funcionalidad como en las interfaces utilizadas y con una gran capacidad de cómputo. Además, se van a estudiar las principales interfaces y protocolos para transmisión de audio digital que permiten la utilización de amplificadores digitales de audio, CODECs y micrófonos de tecnología MEMS.

### **ScopeIO: un analizador lógico/analógico embebido en FPGAs**

Miguel Angel Sagreras (UNSAM)

Los diseños digitales en dispositivos programables lógicos FPGAs de bajo perfil superan las decenas de miles de unidades lógicas y se hace necesario observar que es lo que está sucediendo dentro de los mismos. Si bien las herramientas de simulación son muy útiles en los momentos de prototipado, depuración y verificación; ciertos errores solo se presentan cuando la cantidad de eventos es muy superior a la que es capaz de simular dicha herramienta en el mismo tiempo que lleva la síntesis del diseño, programación de la FPGA y puesta en funcionamiento para el análisis en la FPGA. Es en esos momentos que se desea poder acceder con una punta de medición dentro del dispositivo para observar qué es lo que sucede. ScopeIO es una herramienta abierta escrita en VHDL que se embebe junto con el diseño que se busca depurar y que permite al usuario conectarle entradas digitales o analógicas para observarlas en un monitor con entrada VGA. El control del mismo se realiza por medio de una aplicación escrita en JavaScript. Como ejemplo de uso, se transformó el kit de desarrollo Artix-7 35T Arty FPGA Evaluation Kit - Xilinx en un analizador digital/analógico de nueve entradas que se controla por la aplicación anteriormente mencionada por medio de TCP/IP. El siguiente enlace Arty Artix-7 as a 9-Channel Oscilloscope es una demostración de dicha aplicación. El tutorial hará una introducción al uso de la herramienta para ser embebida dentro de un diseño en particular a depurar así como también parte de su arquitectura interna.

### **Técnicas de tolerancia a fallas aplicables en procesadores soft-core básicos**

Luis Toledo (UCC)

Los procesadores soft-core embebidos son la solución habitual para manejar la interconexión de la comunicación y los datos dentro de los FPGA's. Sin embargo, al desarrollar aplicaciones críticas (conducción autónoma y espaciales por ejemplo), el diseñador debe considerar que los circuitos son susceptibles a los efectos de la interferencia electromagnética y la radiación ionizante entre otros, principalmente bajo la forma de SEEs (Single Event Effect) que pueden ocasionar fallas temporales o permanentes en el sistema. Los SEEs pueden afectar a los elementos de memoria de la aplicación, de los cuales el procesador de núcleo básico depende para funcionar correctamente. La mayoría de las técnicas de mitigación de SEE's en FPGA's se basan en la redundancia espacial de hardware en la que la TMR (Triple Modular Redundancy) es la más común. Cuando se implementa correctamente, la TMR puede enmascarar errores únicos y detectar errores dobles. En contrapartida, otro enfoque de tolerancia a fallas es utilizar la redundancia temporal. En esta presentación se abordarán diferentes técnicas de tolerancia a fallas aplicables en procesadores soft-core básicos.

### **The Pace Of Innovation**

Victor Grimblatt (SYNOPSIS)

Our industry is now moving into the 5/3 nanometer nodes, which will require an unprecedented level of innovation and collaboration: new devices and materials are emerging that may replace FinFET at 3 nanometers, to say nothing about the manufacturing equipment; at the same time, sheer complexity continues to increase, as it has been the norm with the progress of Moore's Law: several consumer products, integrating tens of billions of transistors, and manufactured in hundreds of millions of units, have successfully hit the market delivering unparalleled power and performance marks. After decades of domination by general purpose CPU and GPU, innovation is disrupting also computing architectures: massively parallel Tensor Processing Units (TPU) have demonstrated that a computer can learn from past experience and, for example, become a chess Grandmaster in less than four hours, or classify zillions of images with surprising accuracy and speed. The computing and memory requirements of Artificial Intelligence (AI) applications greatly exceed the capabilities of current electronics and are unlikely to be met by isolated improvements in transistors, data storage technologies or integrated circuit architectures alone. Josephson Junction-based superconducting electronics promises to innovate High-Performance Computing (HPC) by delivering 100X more performance using 100X less power and is the foundation for a new class of computers, based on the laws of quantum physics. A 72 qubits Quantum Computer (QC), and an initiative to make cloud-based QC commercially available for businesses and research have been recently announced; QC may change the landscape of finance, imaging diagnostics, meteorology, pharmacology and, of course, security all the way. This talk offers an overview of the key disruptive innovations that are changing the landscape of our industry.

## **Synthesis of Modern Digital ICs**

Ronald Valenzuela (SYNOPSISYS)

Predicted by Moore on 1965, circuit integration capacity has reached the scale of billion synchronized transistors. At this scale, we can only manage system complexity thanks to software automation, which through synthesis, allows us to behaviorally describe a circuit and convert it into a network of logic gates that we can fit into silicon. This talk will discuss modern techniques applied during logic and physical synthesis of circuits, from a designer's perspective. Talk will cover basics, circuit optimizations, handling of interconnections and physical synthesis.

## **1.4 Programación de Sistemas Embebidos**

### **Pruebas unitarias con unity para microcontroladores**

Javier Jorge e Ignacio Moretti (INTI)

Como sabemos que nuestro código hace lo que tiene que hacer? como sabemos que el último cambio realizado no altera el funcionamiento de del resto del sistema? como trabajamos en equipo o módulos con dependencia mutua?... Durante mucho tiempo la única manera que teníamos de saber si nuestro sistema embebido funcionaba correctamente parecía ser la depuración y de alguna manera tratar de no romper lo que estaba funcionando. La respuesta a estas preguntas fueron planteadas desde hace mucho tiempo de manera sistemática con frameworks de pruebas unitarias. Sin embargo el uso de este tipo de herramientas no es ampliamente difundido en los sistemas embebidos. Uno de los frameworks de pruebas unitarias más populares para sistemas embebidos es UNITY. En este tutorial se presentaran conceptos de verificación de sistemas embebidos y se mostraran ejemplos de código utilizando esta herramienta. Además se hará una introducción al uso de metodologías ágiles y de desarrollo basadas en pruebas (TDD).

### **Sistemas de control de versiones en proyectos de software y hardware**

Javier Jorge e Ignacio Moretti (INTI)

- Te lo juro !!! ... ayer funcionaba, no sé que toqué. - Uhhh ojalá hubiese guardado un respaldo de la versión 0.23234.123.443 que era la que funcionaba el ... o era la 0.24534.123.423... -Che pero eso no es lo que te pedí, mirá, el plano dice ... No, no mira el plano dice ... hu pero ese no es el mismo que tengo yo...-Backup ??? yo zipeo la carpeta del proyecto una vez por semana. -Quién es el que escribió esta línea ?? y por qué ?? Se llama control de versiones a la gestión de los diversos cambios que se realizan sobre los elementos de algún producto del proceso de desarrollo (código de fuente, esquemáticos, pcb, documentos de texto, binarios, etc.) o una configuración del mismo. Los sistemas de control de versiones o VCS (del inglés "Version Control System") facilitan la administración de las distintas versiones de cada producto desarrollado. En este tutorial brindaremos una introducción a dos herramientas muy utilizadas para la gestión de los productos de un proyecto de hardware y software. Estas herramientas son SVN y GIT, veremos las características de cada herramienta y sus diferencias, contaremos con ejemplos prácticos de uso para código de fuente, pcb, esquemáticos, etc.

### **LUA en la EDU-CIAA**

Enrique Sergio Burgos, Felix Matias Taborda, Jesús Exequiel Benavidez, Juan Ignacio Moragues, Sergio Comas, Andrés Tapari (UTN Regional Paraná)

En el tutorial comentará brevemente algunas características y antecedentes del lenguaje LUA para luego analizar la metodología utilizada al adaptar el intérprete de LUA a las características de la EDU-CIAA. Se analizará la estructura del desarrollo, considerando fundamentalmente las capas de abstracción utilizadas en los diferentes módulos, tanto para el acceso a hardware como para la implementación de algoritmos. Finalmente se presentarán ejemplos de uso sencillos que involucran el acceso a hardware en los diferentes núcleos del microcontrolador.

### **Calidad de Software en Sistemas Embebidos con C**

Emanuel Irrazábal (FACENA, UNNE)

Los sistemas software son cada vez más complejos y se encuentran en constante actualización. Y para dar respuesta a ello los ciclos de vida tradicionales del tipo cascada han dejado paso a proyectos del tipo iterativo - incremental. Esto ha aumentado la importancia de medir, evaluar y mejorar la calidad del software resultante; intentando evitar la propagación de la "deuda técnica". En los entornos tradicionales, para PC o Web, existen ecosistemas maduros de herramientas libres con las que instrumentar una adecuada calidad del software. Esto no es así en entornos de sistemas embebidos. No existen tantas herramientas libres y la posibilidad de construir un ecosistema que instrumente una manera de trabajo concreta en un equipo de trabajo es todavía un desafío. En este tutorial se describirá parte del ecosistema para la calidad del producto software que utiliza el equipo de trabajo de sistemas embebidos de la Universidad Nacional del Nordeste con los que desarrolla sus prototipos en sistemas críticos ferroviarios.

## **Aplicación de diagramas de estado (statecharts) en sistemas embebidos (EDU-CIAA-NXP)**

Juan Manuel Cruz (FIUBA)

Cómo incorporar diagramas de estado (generación de código incluida) en el desarrollo de firmware de sistemas embebidos (introducción, estado del arte, problemática general, herramientas, casos de estudio).

## **Derribando mitos en el uso de la agilidad e ISO 9001 para software embebido**

Alvaro Ruiz de Mendarozqueta (UTN FRC)

Principios de la agilidad, Qué es la ISO 9001, Contexto del proyecto, Estrategia e implementación, Resultados, Lecciones aprendidas

## **1.5 Sistemas de Comunicaciones**

### **Radio Definida por Software (SDR): Conceptos y Aplicaciones**

Carlos Zerbini y Guillermo Riva (GinTEA, UTN FRC)

Las técnicas de Radio Definida por Software (Software Defined Radio, SDR) permiten migrar funciones de procesamiento de señales que tradicionalmente se realizan mediante hardware analógico dedicado, hacia implementaciones digitales en software o lógica programable (Field-Programmable Gate Arrays, FPGAs). Estas técnicas, en conjunto con chips analógicos programables (Field-Programmable Radio Frequency, FPRF), permiten utilizar una misma plataforma de hardware en gran diversidad de aplicaciones en comunicaciones, abriendo un abanico de nuevas posibilidades de investigación y desarrollo. Para aprovechar estos recursos adecuadamente, es fundamental comprender las etapas que componen un sistema SDR y cómo impactan en él las características del sistema de comunicación. El tutorial presenta las técnicas y plataformas SDR utilizadas actualmente, evaluando luego casos concretos de aplicación en comunicaciones inalámbricas como por ejemplo en comunicaciones móviles, IoT, etc.

## **1.6 IoT, Internet de las Cosas**

### **Modulación LoRa para aplicaciones de IoT: Capa Física y MAC**

Gabriel Maggio (LCD, UNC)

El objetivo de esta presentación es introducir los conceptos básicos sobre la modulación LoRa a nivel de capa física y esquemas de control de acceso al medio (MAC). Estos aspectos son fundamentales para poder desplegar un red LoRa propia, comprender sus alcances y limitaciones, pero fundamental y principalmente para saber diseñar y programar aplicaciones de IoT eficientes que realmente sean robustas, eficientes y cumplan su objetivo en un despliegue real.

### **IoT y las Smart Cities**

Oscar Sosa (UnaM, UGD)

La importancia cada vez mayor en la sociedad de IoT está relacionada con su capacidad de conectar a las personas, los bienes y las operaciones a través de una red global, lo que permite una mayor competitividad de las empresas globales que comparten un conocimiento específico y el valor social a través del tiempo. Los avances en computación ubicua facilitan el desarrollo de aplicaciones que son consideradas parte esencial de la denominada Internet del Futuro, de los Ambientes Inteligentes y por ende las Ciudades Inteligentes. Hacer a una ciudad "inteligente" está emergiendo como una estrategia para mitigar los problemas generados por el crecimiento de la población urbana y la consecuente rápida urbanización. Este segmento del evento presenta un marco tendiente a esclarecer el concepto de ciudades inteligentes, identificando las áreas críticas de las iniciativas inteligentes de gestión de la ciudad.

### **IoT y agricultura**

Leonardo Steinfeld (Universidad de la Republica Uruguay)

En la charla se presentan algunas soluciones de IoT, en particular de redes de sensores inalámbricos, aplicadas a la agricultura en Uruguay: monitoreo microclimático en plantaciones cítricas para alertas de helada y riego de precisión, y monitoreo de plagas en frutales mediante la adquisición de imágenes. Se plantean los problemas abordados y se describen los desarrollos realizados de hardware y software, así como la pila de comunicación adoptada: IEEE 802.15.4 más protocolos de capas superiores estandarizadas por IETF (presentadas en otra charla de esta serie).

### **LPWAN. Kilómetros de conexión con microwatts - Lora y NB-IoT**

Marcelo Romeo (UNSAM)

La telemedición y telecontrol de magnitudes físicas y la ubicación geográfica de los dispositivos han derivado en la creación de ciudades inteligentes bajo el paraguas de Internet de las cosas. En muchos casos se requiere transmitir pequeños volúmenes de datos a una gran distancia con años de autonomía con baterías comunes. En

este tutorial describiremos los fundamentos de las tecnologías preponderantes en las redes de gran alcance y bajo consumo (LPWAN), su comparación y conveniencia para casos típicos.

### **Protocolos IETF para IoT**

Gustavo Mercado (UTN FRM)

El Internet Engineering Task Force (IETF) es una de las más importantes entidades de estandarización de los protocolos de Internet. Como tal y desde hace unos años, ha venido generando varios protocolos para la nueva forma de conectar objetos, que genéricamente se conoce con Internet of Things. En este tutorial se revisan estos nuevos protocolos como así también los grupos de trabajo donde fueron creados. Los protocolos mostrados son: 6lowPAN, 6TiSCH, RPL, ACE y CoAP.

### **Internet Industrial de las Cosas y Estandarización**

Diego Dujovne (UDP CHILE)

Uno de los requerimientos fundamentales de las Internet de las Cosas hoy es el uso de standards para diseñar y construir sistemas completos. Hoy los standards abiertos permiten integrar soluciones de distintos fabricantes, permitiendo reducir considerablemente al barrera de entrada a nuevos actores, ampliando el mercado a la competencia, aportando a los integradores y clientes una mayor diversidad de opciones, y reduciendo, a su vez, el riesgo en una instalación operativa de no encontrar una alternativa compatible a un producto. En este tutorial, se describirán los distintos standards que hoy están en uso y en desarrollo para la Internet de las Cosas, en especial los standards orientados a las telecomunicaciones y a los sensores. La implementación de estos standards permiten darle, en primer lugar, valor a agregado a los productos ofrecidos al mercado y en segundo lugar, aumentan la viabilidad futura de las soluciones tecnológicas ofrecidas a los clientes.

### **Interoperabilidad para IoT**

Gustavo Mercado (UTN FRM)

### **Encarando el Despliegue de IoT a partir de la red CABASE de IXPs**

Antonio Harris (CABASE)

Decisión estratégica de coordinar actividades de IoT, fundamentos. Creación del Centro de Coordinación y Marketplace IoT de CABASE. Actividades e iniciativas concretadas a dos años del inicio. Por qué es importante incorporar tecnologías de IoT en la red nacional de IXPs de CABASE.

### **IoT, Casos de Exito**

Esteban Menti y Federico Insausti (CIKA, LINETEC)

¿A que nos referimos cuando hablamos de IoT? ¿Que hace posible todo esto? ¿Que lograremos? ¿Dónde estaremos en el 2020? ¿Dónde estamos hoy y ahora? ¿Por qué implementar el concepto IoT con nosotros? Casos de éxito: Lavarropas inteligente, Dispensador inteligente. ¿Porque implementar el concepto IoT con nosotros? Gestionamos la tecnología de última generación. Solución integral desde un concepto hasta el producto final. Servicio custodiado de hardware y software. Brindamos soporte y comunicación centralizado.

## **1.7 Diseño y Fabricación de Sistemas Embebidos**

### **Robustecimiento de sistemas para aplicaciones aero espaciales**

Pablo Ferreyra (UNC)

La confiabilidad y la disponibilidad son requerimientos claves en el desarrollo de sistemas aeroespaciales. En este tutorial se presenta un enfoque práctico para ver si es posible alcanzar niveles dados de estos requerimientos. Se discuten estándares actuales, y también técnicas de robustecimiento bajo investigación. Dichas investigaciones prometen permitir alcanzar los requerimientos de confiabilidad y disponibilidad de manera escalable y económica.

### **Diseño de Circuitos impresos**

Juan Manuel Cruz (FIUBA)

Cómo pasar del esquema eléctrico al circuito impreso de sistemas embebidos y no fracasar en el intento (introducción, estado del arte, factores que condicionan el diseño, herramientas, casos de estudio).

### **Diseño de Sistemas Embebidos para Aplicaciones Ferroviarias**

Ariel Lutenberg (FIUBA)

El mal diseño o implementación de un sistema ferroviario puede derivar en accidentes con cientos de víctimas fatales y miles de heridos. En este tutorial se introducen los criterios y metodologías que se utilizan para

desarrollar sistemas con la fiabilidad, disponibilidad, mantenibilidad y seguridad (RAMS) necesarias para aplicaciones con este nivel de criticidad. Se presentan ejemplos de diseños realizados en el CONICET-GICSAFe. Los conceptos que se explicarán pueden ser adaptados y utilizados en otros campos de aplicación con niveles de criticidad similares.

### **Fabricación de circuitos impresos simple faz, doble faz y multicapas**

Marcos Mayer (ERNESTO MAYER SA)

Fabricación de circuitos impresos simple faz, doble faz y multicapa. Descripción de los principales procesos, materiales utilizados y terminaciones.

## **1.8 Procesos y Certificaciones**

### **Estimación de costos para planificación de proyectos de sistemas embebidos**

Carlos Centeno (GinTEA, UTN FRC)

Se hablará sobre que aspectos se deben tener en cuenta para la determinación del costo de hora de trabajo. Análisis de costos fijos y costos variables. Amortizaciones. Impuestos AFIP. Ejemplo de cálculo.

### **Seminario de Instrumentación Virtual y Adquisición Electrónica de Datos**

Carlos Chicala (IUA)

Instrumentos Electrónicos: Osciloscopios, Analizadores de Señal y de Protocolos, Generadores, Instrumental RF, etc. Sensores de Temperatura, Humedad, Vibraciones, etc. Acondicionadores de Señales Analógicas y Digitales. Adquisidores de Datos por WiFi, TCP/IP, USB, RS485, etc. Dataloggers y Controladores para Entornos Industriales. PCs Industriales para Rack de 19", Panel PCs industriales, PCs embebidas fanless, Tablets y PDAs industriales. Software HMI / SCADA de altas prestaciones. Seminario con Contenido Teórico y Demos con Equipos Reales.

### **Fundamentos de compatibilidad electromagnética EMC**

Jose Amado y Daniel Puntillo (INTI)

El avance de la electrónica en todas las áreas, su complejidad, y el alto grado de competitividad que han alcanzado los distintos mercados en el mundo, exigen a los fabricantes de equipos electrónicos producir dispositivos que deben ser continuamente mejorados, con un grado de calidad y confiabilidad cada vez mayor. Unos de los aspectos más relevantes a revisar es el grado de compatibilidad, desde el punto de vista del espectro radioeléctrico, que guardan los distintos productos electrónicos al interactuar en un espacio común. La Compatibilidad Electromagnética (Electromagnetic Compatibility, EMC) es el área de conocimiento que estudia y evalúa el grado de compatibilidad que existen entre equipos electrónicos desde el punto de vista electromagnético. En ella se miden la radiación electromagnética producida por un equipo y el grado de inmunidad del equipo a esa radiación, tanto por aire como por conductores. Este proceso de evaluación se lleva a cabo bajo normas internacionales y con equipamiento de alta complejidad. En este tutorial se realizará una breve introducción a los aspectos fundamentales de la Compatibilidad Electromagnética, con el objetivo de que un desarrollador de sistemas embebidos adquiera los conceptos mínimos básicos que le puedan ayudar en el momento de evaluar sus desarrollos.

### **Patentabilidad de sistemas embebidos. Riesgos**

Karim Nemer (CATI, UGEPI UTN)

La patentabilidad de productos y/o procesos está regulada de forma diferente para cada país o región. Es fundamental conocer las características que deben tener los sistemas embebidos para que pueda ser susceptibles de ser protegidos. Asimismo, es necesario conocer los riesgos que se pueden tener al fabricar, importar y/o comercializar productos patentados, lo mismo que la utilización de procesos protegidos dentro de los límites del país.

### **Protección nacional e internacional invenciones relacionadas con Sistemas Embebidos**

Karim Nemer (CATI, UGEPI UTN)

Cuando se crean productos nuevos o se mejoran productos preexistentes, que son susceptibles de ser patentados, es necesario conocer los detalles necesarios para poder proteger nuestra invención, dentro y fuera del país. En cada región se tienen distintas protecciones y distintos trámites que se deben realizar para conseguir la protección de nuestras creaciones. En este taller se darán las características de estos trámites, que se debe hacer y que no se debe hacer para poder ejercer los derechos correspondientes a nuestros inventos.

### **Gestión de la Tecnología y la Innovación**

Ariel Lutemberg, FIUBA

En este tutorial se presentará un recorrido por los conceptos de Ciencia, Tecnología, Desarrollo Humano,

Innovación tecnológica, Filosofía Lean, Metodologías y normas para la innovación, la serie UNE 166000 de Gestión I+D+i.

## 1.9 Seguridad de la Información

### **Criptografía en Sistemas Embebidos**

Javier Jorge e Ignacio Moretti (INTI)

Los sistemas embebidos conectados son cada vez más frecuentes, el área de IOT está en constante crecimiento y la seguridad en las comunicaciones comienza a cobrar cada vez mayor importancia. Durante el presente tutorial se presentarán conceptos de seguridad y criptografía. Se pondrá énfasis en la encriptación y la privacidad. Además se expondrán ejemplos de implementación con librerías para sistemas embebidos.

### **Ciberseguridad –Desarrollando software seguro a través del ciclo de vida del desarrollo del software**

Victor Grimblatt (SYNOPSIS)

El concepto de la seguridad en los sistemas de software es un área que ha pasado a ser vital dentro de la Ingeniería de Software. Con el crecimiento de Internet, y otras aplicaciones sobre redes, como el comercio electrónico, emails, aplicaciones en sistemas móviles, etc., la posibilidad de ataques se ha incrementado notablemente, como también lo han hecho las consecuencias negativas de estos ataques. En la actualidad prácticamente todo sistema debe incorporar cuestiones de seguridad para defenderse de ataques maliciosos. El desarrollador ya no sólo debe concentrarse únicamente en los usuarios y sus requerimientos, sino también en los posibles atacantes. Esto ha motivado cambios importantes en el proceso de diseño y desarrollo de software para incorporar a la seguridad dentro de los requerimientos críticos del sistema. Estos cambios son mandatorios para los ingenieros de software, la importancia de obtener un software seguro en todo el ciclo de vida de desarrollo de software, la capacitación y las herramientas existentes para apoyar estos vitales requerimientos, permitirán estar preparados para enfrentar estos desafíos.

### **Voto electrónico: problemas resueltos y problemas abiertos**

Enrique Chaparro (Fundación Vía Libre)

La presentación propone un análisis del voto electrónico desde la generalidad, con independencia de las particularidades de los diversos tipos de sistema en uso o experimentación. La cuestión es de significativa importancia por la trascendencia social y política que tienen los sistemas electorales, y además presenta aspectos de especial interés en los campos de la teoría de información y de la seguridad. El abordaje se realizará en dos módulos; el primero es de carácter más general y el segundo introduce algunos de los problemas específicos abiertos. Módulo I: presenta los requerimientos de un sistema de votación política en un estado democrático, y cómo estos se traducen en especificaciones. Repasa los límites teóricos y prácticos conocidos, y los modelos teóricos aceptables. Luego introduce las objeciones que se han formulado a estos sistemas, en orden de importancia, y aborda un análisis somero de las vulnerabilidades halladas. Módulo II: presenta, de manera sucinta, una treintena de problemas que deberían ser resueltos para obtener un sistema seguro y usable con propiedades equivalentes a las de los sistemas manuales, tomando en cuenta las restricciones descritas en el módulo I, pero sin considerar los problemas adicionales de logística y despliegue, y un panorama rápido del "estado del arte". Se espera que las sesiones sean interactivas y se dedique un tiempo sustantivo a la discusión. No se requieren conocimientos previos para el módulo I, más allá de la comprensión a nivel de público general del sistema electoral. Para participar del módulo II se entiende útil el conocimiento de conceptos fundamentales de seguridad de sistemas de información.

## 1.10 Bioingeniería

### **Amplificación y Procesamiento de Señales Biomédicas**

Eduardo Filomena y Juan Manuel Reta (UNER)

Esta charla, tiene por objetivo plantear las particularidades e inconvenientes que se presentan al momento de implementar un sistema de amplificación, digitalización y procesamiento de señales electrofisiológicas como el Electrocardiograma, el Electroencefalograma, el Electromiograma, etc. aportando distintas soluciones tradicionales y modernas para cada uno de los casos. Se plantean conceptos como: modelo de interferencia a ruido de red, DRL o driver de pierna derecha, amplificación en continua versus amplificación en alterna y sustracción digital. Proyecto Abierto BioAmp: Amplificador de Biopotenciales para adquisición y procesamiento de señales biomédicas. Experiencias y avances del desarrollo realizado.

### **Diseño de productos médicos**

Eduardo Filomena y Juan Manuel Reta (UNER)



## **Experiencias de impresión 3D en aplicaciones medicas**

Eduardo Filomena y Juan Manuel Reta (UNER)

## **Interfaces cerebro computadora: Conceptos básicos, estado del arte y aplicaciones**

Carolina Carrere (UNER)

Se presenta una introducción a las interfaces cerebro computadora, los distintos paradigmas de funcionamiento y las tecnologías actuales disponibles para su implementación. Se presentan experiencias de aplicaciones clínicas en rehabilitación motora realizadas por la FIUNER en esta área.

### **1.11 Robótica**

#### **Proyectos del Club de Robótica en el ambiente aeroespacial: CubeSat de arquitectura abierta, coherencia experimental y desechos espaciales**

Hernan Paez y Ezequiel Molina (CdR, UTN FRC)

Que es el Club de Robótica y cuales son sus actividades en el marco educativo de la UTN-FRC, descripción de proyectos institucionales (Robot seguidor de líneas, Sumo y Vehículo Robotizado con Tracción Diferencial). Nuevos proyectos en el área aeroespacial, experiencias en la participación en el Open Source Cubesat Workshop 2017, llevado a cabo en el Centro Europeo de Operaciones Espaciales de la ESA, Darmstadt, Alemania y finalistas en el 2nd Debris Mitigation Competition organizado por UNISEC Global en la Universidad de Sapienza, Roma, Italia. Descripción y convocatoria a participar de los proyectos 2018: 1) CubeSat de arquitectura abierta para uso educativo, es un proyecto en el cual se diseña y construye un demostrador tecnológico para aportar las nociones básicas de la estructura, sistemas y sub-sistemas de un smallsat bajo el estándar CubeSat. 2) Coherencia experimental, es un proyecto nuevo del CdR en cual se busca desarrollar e implementar tecnología para la obtención de datos de lanzamiento (computadoras de vuelo, equipos de seguimiento, transmisores y receptores de comunicación, GPS, etc). 3) Desechos espaciales, consta de un desarrollo en fase teórica con una breve experimentación sobre un dispositivo externo a un smallsat el cual permite quitarlo de su órbita cuando este se encuentra no operativo. La problemática en torno a los desechos espaciales hace de este tipo de mecanismos un elemento necesario a la hora de programar una misión satelital.

#### **Visión artificial y reconocimiento de patrones para la movilidad de un robot**

Cesar Osimani y Martin Salamero (UBP)

La vision artificial en el campo de la robotica muestra avances increíbles. En este tutorial se presentan algunas tecnicas de vision artificial para el reconocimiento de patrones con el fin de ser implementado en una placa Raspberry Pi montada en una plataforma robot movil y lograr el desplazamiento del mismo segun los patrones colocados dentro de un ambiente.

### **1.12 Procesamiento de imagenes**

#### **Procesamiento de imágenes con OpenCv**

Javier Jorge e Ignacio Moretti (INTI)

El procesamiento de imágenes esta a la orden del día, cada vez más herramientas están disponibles para su utilización, las aplicaciones son infinitas y la tecnología evoluciona muy rápidamente. Una de las librerías que más ha crecido en el procesamiento de imágenes es OpenCV. Este tutorial presentará conceptos básicos de reconocimiento de imágenes, una breve introducción a OpenCv y algunas funciones básicas de la librería. Y como estas pueden ser implementadas en dispositivos móviles o sbc.

### **1.13 Procesamiento de señales**

#### **Aplicación de procesamiento digital de señales en transepectores ópticos coherentes**

Mario Hueda y Hugo Carrer (UNC, ClariPhy / Inphi Argentina SA)

Los sistemas de comunicaciones ópticos coherentes representan en la actualidad una de las tecnologías más críticas para satisfacer la demanda de velocidad de los usuarios. Para esto, se utilizan potentes transepectores (módems) que incluyen numerosos bloques de procesamiento digital de señales (DSP) que permiten compensar las imperfecciones del canal de comunicaciones (la "fibra óptica"). En este tutorial se realiza una breve introducción a los sistemas de comunicaciones ópticos coherentes y se describen los principales algoritmos de DSP utilizados. Se discuten además algunos de los desafíos que tienen los ingenieros para diseñar e implementar complejos bloques de DSP en equipos de alta velocidades (por ejemplo, 200Gb/s o más).

## 1.14 Cronograma de Tutoriales

Miercoles 15 de Agosto				
Aula	8:30 a 10	10:20 a 11:50	13:30 a 15	15:20 a 16:50
1	Introducción a la placa Intel Galileo. Gonzalo Perez Paina y Diego Gonzalez Dondo (CIII, UTN FRC)	Arquitectura de Hardware de la EduCIAA NXP. Facundo Larosa (UTN FRH)	Conectividad entre circuitos integrados de embebidos: SPI e I2C. Pablo Gomez (FIUBA)	Diseño de circuitos integrados analógicos y digitales para sistemas de comunicaciones. Benjamin Reyes y Ariel Pola (Fundación Fulgor, Clariphy / Inphi Argentina SA)
2	Internet Industrial de las Cosas y Estandarización. Diego Dujovne (UDP, Chile)	Protocolos IETF para IoT. Gustavo Mercado (GridTICs, UTN FRM)	LPWAN. Kilómetros de conexión con microwatts - Lora y NB-IoT. Marcelo Romeo (UNSAM)	Modulación LoRa para aplicaciones de IoT: Capa Física y MAC. Gabriel Maggio (LCD, UNC)
3	Moduladores Sigma-Delta de tiempo continuo para convertidores A/D de alta resolución, bajo consumo y baja tensión de alimentación. Walter Lancioni (UCC)	Manipulación Funciones Trigonométricas en Dispositivos Digitales de Alta Velocidad - Algoritmo CORDIC. Mariano Lizarraga (LCD, UNC)	Metodología de desarrollo de codiseño de hardware y software en Sistem on Chip Zynq e Interfaces de audio digital para el procesamiento embebido de audio en tiempo real. Valentin Lunati (CINTRA, UTN FRC)	ScopeIO: un analizador lógico/analógico embebido en FPGAs. Miguel Angel Sagreras (UNSAM)
4	LUA en la EDU-CIAA. Enrique Sergio Burgos, Felix Matias Taborda, Jesús Exequiel Benavidez, Juan Ignacio Moragues, Sergio Comas, Andrés Tapari (UTN FRP)	Aplicación de diagramas de estado (statecharts) en sistemas embebidos (EDU-CIAA-NXP). Juan Manuel Cruz Bauferre (FIUBA)	Derribando mitos en el uso de la agilidad e ISO 9001 para software embebido. Alvaro Ruiz de Mendarozqueta (UTN FRC)	Pruebas unitarias con unity para microcontroladores. Javier Jorge e Ignacio Moretti (INTI)
5	Robustecimiento de sistemas para aplicaciones aero espaciales. Pablo Ferreyra (UNC)	Diseño de Sistemas Embebidos para Aplicaciones Ferroviarias. Ariel Lutenberg (FIUBA)	Criptografía en Sistemas Embebidos. Javier Jorge e Ignacio Moretti (INTI)	Ciberseguridad -Desarrollando software seguro a través del ciclo de vida del desarrollo del software. Victor Grimblatt (SYNOPSIS)

Jueves 16 de agosto				
Aula	8:30 a 10	10:20 a 11:50	13:30 a 15	15:20 a 16:50
1	Interoperabilidad para IoT. Gustavo Mercado (GridTICs, UTN FRM)	IoT y agricultura. Leonardo Steinfeld (Universidad de la Republica, Uruguay)	IoT y las Smart Cities. Eduardo Sosa (UNaM, UGD)	Seminario de Instrumentación Virtual y Adquisición Electrónica de Datos. Carlos Chicala (IUA)
2	Estado actual de los microcontroladores de 32 bits Cortex. Marcelo Romeo (UNSAM)	Conectividad entre periféricos embebidos: USB device. Pablo Gomez (FIUBA)	Sistemas de control de versiones en proyectos de software y hardware. Javier Jorge e Ignacio Moretti (INTI)	Calidad de Software en Sistemas Embebidos con C. Emanuel Irrazabal (FACENA - UNNE)
3	Fundamentos de compatibilidad electromagnética EMC. José Amado y Daniel Puntillo (INTI)	Protección nacional e internacional invenciones relacionadas con Sistemas Embebidos. Karim Nemer (CATI, UGEPI UTN)	Gestión de la Tecnología y la Innovación. Ariel Lutenberg (FIUBA)	Patentabilidad de sistemas embebidos. Riesgos. Karim Nemer (CATI, UGEPI UTN)
4	Técnicas de tolerancia a fallas aplicables en procesadores soft-core básicos. Luis Toledo (UCC)	The Pace Of Innovation. Victor Grimblatt (SYNOPSIS)	Real-Time Operating Systems (RTOS). Carlos Centeno (GinTEA, UTN FRC)	Introducción a SOC en FPGA con VIVADO. Pablo Cayuela (LTDI, UTN FRC)
5	Diseño de productos médicos. Eduardo Filomena y Juan Manuel Reta (UNER)	Amplificación y adquisición de biopotenciales. Eduardo Filomena y Juan Manuel Reta (UNER)	Diseño de Circuitos impresos. Juan Manuel Cruz Bauferre (FIUBA)	Fabricación de circuitos impresos simple faz, doble faz y multicapas. Marcos Mayer (Ernesto Mayer SA)

viernes 17 de agosto				
Aula	8:30 a 10	10:20 a 11:50	13:30 a 15	15:20 a 16:50
1	Synthesis of Modern Digital ICs. Ronald Valenzuela (SYNOPSIS)	Microcontroladores <= 2. Sergio Caprile (CIKA Linetec)	Comunicación de aplicaciones mediante TCP/IP utilizando microcontroladores (blue's). Sergio Caprile (CIKA Linetec)	Horario sin tutoriales, destinado a la actividad central de cierre del SASE2018, donde se entregarán los premios del Concurso de Proyectos Estudiantiles, y los certificados de asistencia y los diplomas de los trabajos distinguidos del CASE2018.
2	Proyectos del Club de Robótica en el ambiente aeroespacial: CubeSat de arquitectura abierta, coherencia experimental y desechos espaciales. Hernan Paez y Ezequiel Molina (CdR, UTN FRC)	Visión artificial y reconocimiento de patrones para la movilidad de un robot. Cesar Osmani y Martin Salamero (UBP)	Procesamiento de imágenes con OpenCv. Javier Jorge e Ignacio Moretti (INTI)	
3	Encarando el Despliegue de IoT a partir de la red CABASE de IXP. Antonio Harris (CABASE)	IoT, Casos de Exito. Esteban Menti y Federico Insausti (CIKA Linetec)	Radio Definida por Software (SDR): Conceptos y Aplicaciones. Carlos Zerbini y Guillermo Riva (GInTEA, UTN FRC)	
4	Experiencias de Impresión 3D en aplicaciones medicas. Eduardo Filomena y Juan Manuel Reta (UNER)	Interfaces cerebro computadora: Conceptos básicos, estado del arte y aplicaciones. Carolina Carrere (UNER)	Aplicación de procesamiento digital de señales en transceptores ópticos coherentes. Mario Hueda y Hugo Carrer (UNC, ClariPhy / Inphi Argentina SA)	
5	Estimados de costos y planificación de proyectos de sistemas embebidos. Carlos Centeno (GInTEA, UTN FRC)	Voto electrónico: problemas resueltos y problemas abiertos. Enrique Chaparro (FUNDACION VIA LIBRE)	Voto electrónico: problemas resueltos y problemas abiertos. Enrique Chaparro (FUNDACION VIA LIBRE)	

Bioingeniería	Comunicaciones	Diseño y Fabricación de Sistemas Embebidos	FPGAs, HDLs y ASICs
Introducción a los Sistemas Embebidos	IoT, Internet de las Cosas	Procesamiento de Imágenes	Procesamiento de Señales
Procesos y Certificaciones	Programación de Sistemas Embebidos	Sistemas Operativos en Tiempo Real (RTOS)	Robotica
Seguridad de la Información			

## 2 Workshops

### 2.1 Programación de Sistemas Embebidos

#### **HPC en ARM64 usando Raspberry Pi 3**

Nicolas Wolovick, Agustín Laprovitta, Delfina Vélez Ibarra, Gonzalo Vodanovic (FAMAF, UNC)

ISA ARM64.ILP (Instruction Level Parallelism), OoE (out of order execution), técnicas para mejorar el IPC (instruction level parallelism). DLP (Data Level Parallelism), set de instrucciones vectoriales NEON, intrinsics vectoriales, autovectorización. TLP (Thread Level Parallelism), OpenMP para aprovechar los cores, coherencia de memoria, autoparalelización. Intensidad aritmética, límites, roofline model. Best practices.

#### **Programación de la placa Intel Galileo en lenguaje C (1/2) (2/2)** Gonzalo Perez Paina y Diego Gonzalez Dondo (CIII, UTN FRC)

Se presentan los conocimientos necesarios para la programación de la placa Intel Galileo utilizando el lenguaje C, particularmente manejo de archivos en bajo y alto nivel. Estos programas se construyen mediante compilación cruzada en un PC host, y corren sobre el SO Linux incluido en la placa. Las prácticas incluyen la codificación de programas para el manejo de los siguientes periféricos: entradas y salidas digitales, entrada analógica y comunicación serie. Se requieren conocimientos básicos del lenguaje de programación C.

#### **Introducción a la programación multicore de la EDU-CIAA-NXP**

Facundo Larosa (UTN FRH)

Este curso comprende la utilización del modelo multicore del LPC 4337 para la implementación de programas en ambos núcleos y su intercomunicación.

### 2.2 RTOS, Sistemas Operativos de Tiempo Real

#### **Real-Time Operating Systems (RTOS)**

Carlos Centeno (GinTEA, UTN FRC)

Conceptos Generales de RTOS. Ejecutivo Cíclico vs Multitarea. Requisitos para implementación. Tipos de RTOS. Tareas: TCB, Stack, Prioridades, Estados. Administración de Tiempos: Cambio de Contexto. Sincronización con Eventos: Semáforos, Mailbox, Queues. Ejemplos de sistemas embebidos desarrollados usando RTOS. Presentación de código. Presentación de simulación. Material necesario para el workshop: Se mostrarán en simulador ejemplos desarrollados con RTOS. Se establecerá un repositorio en la nube, para los estudiantes que se inscriban, donde se pondrá información de utilidad para el workshop.

### 2.3 FPGAs, HDLs y ASICs

#### **Implementación de Procesador Blando (NIOS II) en FPGA**

Cristian Sisterna (C7 Technology, UNSJ)

Arquitectura del procesador Nios II. Implementación del Nios II en un FPGA mediante el uso del entorno Platform Designer y Quartus Prime Lite. Escritura del código 'C' a ejecutarse en el procesador Nios II. Optimización del 'C'. Drivers disponibles para reducción de tamaño de código. Uso de los boards DE2-115 para la ejecución de laboratorios.

#### **Implementación de interfaces I2S y PDM para la adquisición y reproducción de audio digital en System on Chip Zynq**

Valentín Lunati (CINTRA UTN FRC, UA CONICET)

En este workshop se va a implementar en un SoC Zynq una cadena completa de adquisición, procesamiento y reproducción de audio digital. Se utilizarán las herramientas de diseño de hardware y software Vivado y SDK de Xilinx. Se van a implementar módulos de adquisición y reproducción de audio digital desarrollados en VHDL y conectados al procesador ARM mediante la interface AXI-lite. Finalmente, se van a desarrollar drivers en C para el control de los mismos desde el procesador.

### 2.4 Procesos y Certificaciones

#### **Búsqueda de información en patentes como punto de partida para el desarrollo de invenciones en Sistemas Embebidos**

Karim Nemer (CATI, UGEPI UTN)

La búsqueda de información que se realiza previo a encarar un proyecto es fundamental, debido a que permite conocer el estado de arte de lo que se está trabajando. Las búsquedas habituales comprenden revistas y publicaciones científicas, por lo que suelen ser incompletas. En este taller se introducirá el concepto de búsqueda

en bases de datos de patentes, como fuente de información para el punto de partida en la elaboración de sistemas embebidos y desarrollos. Se presentarán 2 bases de datos de patentes internacionales y la del INPI, mostrando las formas de búsquedas básicas más habituales.

## 2.5 Robótica

**Introducción a la Robótica con Microcontroladores (1/3) (2/3) y (3/3)** Martin Baudino, Pablo Garrone, Gonzalo Perez Paina (CIII, UTN FRC)

Las experiencias de enseñanza de conceptos de ciencia y tecnología utilizando robots han demostrado buenos resultados tanto para la educación media como en Universidades, y su popularidad ha sido acompañada por el surgimiento de plataformas robóticas pensadas exclusivamente para uso educativo. Utilizando algunas de estas plataformas, esta serie de workshops propone profundizar en aspectos prácticos de electrónica y programación de microcontroladores, pero introduciendo también componentes teóricos básicos de robótica móvil. Está dirigido a estudiantes con conocimientos básicos de matemática, electrónica y programación, y su enfoque demostrativo tiene como principal objetivo actuar incentivando la profundización de los temas.

## 2.6 IoT, Internet de las Cosas

**Open-IoT: Software y hardware abierto**

Diego Dujovne (UDP - Chile) Carlos Taffernaberry (UTN FRM)

En este taller se analizará el uso y aplicación del stack IPv6 para aplicaciones de internet industrial de las cosas, a través del uso de la plataforma OpenWSN. Esta plataforma, escrita en C y Python, contiene un sistema operativo básico junto con una implementación del stack en código abierto, que permite incorporar aplicaciones. OpenWSN ([www.openwsn.org](http://www.openwsn.org)) puede ejecutarse en modo simulación o como una suite de firmware con una red de nodos de hardware abierto OpenMote ([www.openmote.com](http://www.openmote.com)) mas una interfaz de usuario y debugging en software que corre en una terminal. Este stack está actualmente en un proceso de estandarización avanzado en la Internet Engineering Task Force (IETF), dentro del grupo de trabajo 6tisch, cuyas normas se publican en forma de Request For Comments (o RFCs).

## 2.7 Cronograma de Workshops

<b>Real-Time Operating Systems (RTOS). Mg. Ing. Carlos Centeno (GInTEA, UTN FRC)</b>
<b>Miercoles 15 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>
<b>Implementación de Procesador Blando (NIOS II) en FPGA, Mg. Cristian Sisterna (C7 TECHNOLOGY, UNSJ)</b>
<b>Miercoles 15 de 8:30 a 11:50 y de 13:30 a 16:50, y jueves de 8:30 a 11:50, \$500</b>
<b>Implementación de interfaces I2S y PDM para la adquisición y reproducción de audio digital en System on Chip Zynq, Ing. Valentin Lunati (CINTRA, UTN FRC)</b>
<b>Jueves 16 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>
<b>Búsqueda de información en patentes como punto de partida para el desarrollo de invenciones en Sistemas Embebidos, Karim Nemer (CATI, UGEPI UTN)</b>
<b>Viernes 16 de 8:30 a 11:50 y de 13:30 a 15:00, \$500</b>
<b>Introducción a la Robótica con Microcontroladores (1/3) (2/3) y (3/3), Martin Baudino, Pablo Garrone, Gonzalo Perez Paina (CIII, UTN FRC)</b>
<b>Miercoles 15 de 13:30 a 16:50, y jueves 16 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>
<b>Open-IoT: Software y hardware abierto. Dr. Ing. Diego Dujovne (UDP, CHILE) y Mg. Ing. Carlos Taffernaberry (UTN FRM)</b>
<b>Jueves 16 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>
<b>Introducción a la programación multicore de la EDU-CIAA-NXP. Facundo Larosa y Martín Fernández (UTN FRH)</b>
<b>Jueves 16 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>
<b>Programación de la placa Intel Galileo en lenguaje C (1/2) (2/2). Gonzalo Perez Paina y Diego Gonzalez Dondo (CIII, UTN FRC)</b>
<b>Jueves 16 de 13:30 a 16:50, y Viernes 17 de 8:30 a 11:50, \$500</b>
<b>HPC en ARM64 usando Raspberry Pi 3, Nicolás Wolovick, Agustín Laprovitta, Delfina Vélez Ibarra, Gonzalo Vodanovic (FAMAF, UNC)</b>
<b>Miercoles 15 de 8:30 a 11:50 y de 13:30 a 16:50, \$500</b>

<b>Bioingeniería</b>	<b>Comunicaciones</b>	<b>Diseño y Fabricación de Sistemas Embebidos</b>	<b>FPGAs, HDLs y ASICs</b>
<b>Introducción a los Sistemas Embebidos</b>	<b>IoT, Internet de las Cosas</b>	<b>Procesamiento de Imágenes</b>	<b>Procesamiento de Señales</b>
<b>Procesos y Certificaciones</b>	<b>Programación de Sistemas Embebidos</b>	<b>Sistemas Operativos en Tiempo Real (RTOS)</b>	<b>Robotica</b>
<b>Seguridad de la Información</b>			

### 3 Congreso Argentino de Sistemas Embebidos (CASE 2018)

#### 3.1 Sesiones de Pósters

3.1.1 Jueves de 10:00 a 10:20 hs

3.1.2 Jueves de 15:00 a 15:20 hs

3.1.3 Viernes de 10:00 a 10:20 hs

Los posters estarán exhibidos durante los 3 días del evento.

#### 3.2 Sesiones Orales CASE

Sesiones orales CASE (I) - Jueves 16 de 8:30 a 11:40hs			
DSP, FPGAs, HDLs y ASIC e Implementación de Sistemas Embebidos			
Inicio	Fin	Título	Trabajo nro
8:30	8:50	Procedimiento para la determinación de las funciones de seguridad y su Nivel de Integridad de la Seguridad (SIL)	28
8:50	9:10	Low size FFT core for OFDM communications	4
9:10	9:30	BackServer: integral library of configuration, communication and operation, oriented to IoT projects based on the ESP8266 microcontroller	43
9:30	9:50	Desarrollo de un sistema embebido de fusión de sensores para cálculos de orientación	20
10:00	10:20	COFFE BREAK	

Sesiones orales CASE (II) - Jueves 16 de 10:20 a 11:40hs			
Implementación de Sistemas Embebidos y Software Embebido			
Inicio	Fin	Título	Trabajo nro
10:20	10:40	LUA scripting en la CIAA	38
10:40	11:00	Dispositivo remoto para sensado de movimientos de cabeza y reproducción de audio	40
11:00	11:20	Sistema de archivo basado en listas enlazadas para sistemas embebidos	39
11:20	11:40	Electromagnetic susceptibility of industrial controllers: testing and improvement	26

Sesiones orales CASE (III) - Viernes 17 de 8:30 a 9:50hs			
Protocolos y comur			
Inicio	Fin	Título	Trabajo nro
8:30	8:50	Q-SAND: a Quick Neighbor Discovery Protocol for Wireless Networks with Sectorized Antennas	12
8:50	9:10	Sistema contador de pasajeros en tiempo real mediante el procesamiento de beacons WiFi	30
9:10	9:30	First Steps in the Development of a LORAWAN Testbench	49
9:30	9:50	LoRaWAN collision reduction: a RAND approach	46
10:00	10:20	COFFE BREAK	

Sesiones orales CASE (IV) - Viernes 17 de 10:20 a 11:40hs			
Robótica, Bioingeniería e Implementación de Sistemas Embebidos			
Inicio	Fin	Título	Trabajo nro
10:20	10:40	Open hardware wheeled mobile robot for educational purposes	32
10:40	11:00	Sistema automático para ensayos de ciclo de vida de relés ferroviarios de seguridad	24
11:00	11:20	Implementación de un driver de control para motores BLDC sin sensores	48
11:20	11:40	Poncho de digitalización de biopotenciales para la EDU_CIAA_NXP	7

### 4 Taller CONFEDI de Sistemas Embebidos organizado por la RUSE

4.1 Jueves de 13.30 a 15.00 hs